

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 平4-21077

⑮ Int. Cl.⁵

識別記号

庁内整理番号

⑭ 公開 平成4年(1992)1月24日

G 06 F 15/66
15/72
G 09 G 5/14
5/36

4 5 0
K

8420-5L
8125-5L
8121-5G
8121-5G

審査請求 未請求 請求項の数 1 (全5頁)

⑬ 発明の名称 画像重ね合わせ装置

⑯ 特 願 平2-123084

⑰ 出 願 平2(1990)5月15日

⑱ 発 明 者 松 本 隆 東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内

⑲ 出 願 人 沖電気工業株式会社 東京都港区虎ノ門1丁目7番12号

⑳ 代 理 人 弁理士 鈴木 敏明

明 細 書

1. 発明の名称

画像重ね合わせ装置

2. 特許請求の範囲

それぞれ複数の画像表示用記憶装置の各々に対応して設けられ、かつその対応する画像表示用記憶装置の画素毎に透明か不透明かを検出しその検出出力を送出する複数の検出手段と、

それぞれ前記複数の画像表示用記憶装置の各々に対応して設けられ、かつその対応する画像表示用記憶装置に与える優先順位を設定する複数の設定手段と、

前記複数の画像表示用記憶装置の画像を重ね合わせて表示するとき、前記複数の検出手段からの検出出力に基づき前記複数の画像表示用記憶装置の、重ね合わせて表示する画素のうち、ある1つの前記画像表示用記憶装置の画素が不透明で、それ以外の前記画像表示用記憶装置の画素が透明である場合には、唯一の不透明な画素をそのまま画像重ね合わせ表示出力として送出し、また

複数の画像表示用記憶装置の画素が不透明である場合には、対応する前記設定手段にてこれらの画像表示用記憶装置のそれぞれに与えられた優先順位に従い、複数の不透明な画素のうち一番優先順位の高い画像表示用記憶装置の画素を画像重ね合わせ表示出力として送出する表示制御手段とを備えたことを特徴とする画像重ね合わせ装置。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、画像重ね合わせ装置に関し、特にコンピュータシステムによるセル方式アニメーション作成装置のマルチプレーン表示部分や、ワークステーション等におけるマルチウインドウの重ね合わせ部分に適用される画像重ね合わせ装置に関する。

(従来の技術)

従来、コンピュータシステム上で透明な部分と不透明な部分を持つ画像を複数枚重ね合わせて表示する場合、大きく分けて次の2つの方法があった。

第1の方法は、複数の画像データが汎用記憶装置上にあり、コンピュータのプログラムによって、予め指定された順番で画像の重ね合わせを行ない、画像表示用記憶装置に重ね合わせたデータを転送して表示するものである。この場合、画像の重ね合わせの順番は、任意に指定することができる。

第2の方法は、画像表示用記憶装置を複数台持ち、それぞれに重ね合わせていく画像データを転送する。そして、予め決められている画像表示用記憶装置の重ね合わせの順番に従って表示していくものである。

(発明が解決しようとする課題)

しかしながら、上述した第1の方法では、プログラムによって汎用記憶装置上の複数の画像データを重ね合わせてから、画像表示用記憶装置に転送して表示するために、任意の画像の重ね合わせの順番を変更する場合、重ね合わせの処理を始めからやり直すために時間がかかるという問題点があった。

位を設定する複数の設定手段と、前記複数の画像表示用記憶装置の画像を重ね合わせて表示するときに、前記複数の検出手段からの検出出力に基づき前記複数の画像表示用記憶装置の、重ね合わせて表示する画素のうち、ある1つの前記画像表示用記憶装置の画素が不透明で、それ以外の前記画像表示用記憶装置の画素が透明である場合には、唯一の不透明な画素をそのまま画像重ね合わせ表示出力として送出し、また複数の画像表示用記憶装置の画素が不透明である場合には、対応する前記設定手段にてこれらの画像表示用記憶装置のそれぞれに与えられた優先順位に従い、複数の不透明な画素のうち一番優先順位の高い画像表示用記憶装置の画素を画像重ね合わせ表示出力として送出する表示制御手段とを備えてなるものである。

(作用)

表示制御手段は、複数の画像表示用記憶装置の画像を重ね合わせて表示するときに、複数の検出手段からの検出出力に基づき、前記複数の画像表示用記憶装置の、重ね合わせて表示する画素のう

また、第2の方法では、複数の画像表示用記憶装置において、画像を重ね合わせて表示する順番がハードウェアで固定されているために、任意の画像の重ね合わせの順番を変更する場合、画像表示用記憶装置の間で画像データを入替えなければならないため時間がかかるという問題点があった。

そこで、本発明の目的は、このような従来の問題点に鑑み、画像表示装置において複数の画像を重ね合わせて表示する場合に、画像の重ね合わせの順番の任意の変更を、高速にできるようにした画像重ね合わせ装置を提供することにある。

(課題を解決するための手段)

本発明の画像重ね合わせ装置は、それぞれ複数の画像表示用記憶装置の各々に対応して設けられ、かつその対応する画像表示用記憶装置の画素毎に透明か不透明かを検出しその検出出力を送出する複数の検出手段と、それぞれ前記複数の画像表示用記憶装置の各々に対応して設けられ、かつその対応する画像表示用記憶装置に与える優先順

ち、ある1つの画像表示用記憶装置の画素が不透明で、それ以外の画像表示用記憶装置の画素が透明である場合には、唯一の不透明な画素をそのまま画像重ね合わせ表示出力として送出し、又、複数の画像表示用記憶装置（前記複数の画像表示用記憶装置の全て又はその一部を意味する。）の画素が不透明である場合には、対応する設定手段にて、これらの画像表示用記憶装置のそれぞれに与えられた優先順位に従い、複数の不透明な画素のうち一番優先順位の高い画像表示用記憶装置の画素を画像重ね合わせ表示出力として送出する。

このようにすることにより、画像表示装置において、複数の画像を重ね合わせて表示する場合に、画像の重ね合わせの順番の任意の変更を高速にできる。

(実施例)

次に本発明の実施例について図面を用いて説明する。

第1図は本発明による画像重ね合わせ装置の一実施例を示すブロック図である。

同図において、10-1~10-nはそれぞれ画像表示用記憶装置であって、これらの画像表示用記憶装置10-1~10-nは、それぞれ独立にメモリ容量を有し、予め画像データが格納されている。また、20-1~20-nは、それぞれデータマスク部、30-1~30-nは、それぞれ本発明の検出手段としての論理和演算部、40-1~40-nは、それぞれ表示制御部、50-1~50-nは、それぞれ本発明の設定手段としての設定値保持部であって、これら設定値保持部50-1~50-nには保持する設定値を予め入力しておく。また、60-1~60-mは、論理和演算部である。ここで、 n 及び m は、1以上の任意の整数である。また、本発明の表示制御手段は、表示制御部40-1~40-nとデータマスク部20-1~20-nから構成される。

画像表示用記憶装置10-1~10-nは、共通なアドレス信号Aを入力している。ここでは、説明の便宜上、共通なアドレス信号Aを各画像表示用記憶装置10-1~10-nに入力して同じ番地の画素データを重ね合わせたい場合であるが、一般的には各画

像表示用記憶装置10-1~10-nに入力されるアドレス信号は共通とは限らない。画像表示用記憶装置10-1は、アドレス信号Aに対応する画素データ $A_{1-1} \sim A_{1-n}$ を出力する。同様に、画像表示用記憶装置10-iは、アドレス信号Aに対応する画素データ $A_{i-1} \sim A_{i-n}$ を出力する（ここに、 $i = 2, 3, \dots, n$ である）。

また、画素データ $A_{1-1} \sim A_{1-n}$ は、データマスク部20-1に入力され、データマスク部20-1より画素データ $B_{1-1} \sim B_{1-n}$ が出力される。同様に、データマスク部20-iには画素データ $A_{i-1} \sim A_{i-n}$ が入力され、データマスク部20-iより画素データ $B_{i-1} \sim B_{i-n}$ が出力される（ここに、 $i = 2, 3, \dots, n$ ）。データマスク部20-x（ $x = 1, 2, \dots, n$ であり、以下同様である）は、第2図に示すように論理積演算部100-1~100-mと入力反転部101とから構成される。ここで入力反転部101は、データマスク信号E_xを反転させて論理積演算部100-1~100-mの一方の入力端に供給する。論理積演算部100-1~100-mの他方の入力端に

は、それぞれ画素データ $A_{x-1} \sim A_{x-n}$ が供給される。従って、データマスク信号E_xが0であるときは、画素データ $A_{x-1} \sim A_{x-n}$ は、そのまま、論理積演算部100-1~100-mを介して出力され、データマスク信号E_xが0のときは、論理積演算部100-1~100-mの出力は0であり、即ち画素データ $B_{x-1} \sim B_{x-n}$ は0である。

また、画素データ $A_{1-1} \sim A_{1-n}$ は論理和演算部30-1に入力され、論理和演算部30-1は、画素不透明信号C₁を出力する。同様に画素データ $A_{i-1} \sim A_{i-n}$ は論理和演算部30-iに入力され、論理和演算部30-iでは、画素不透明信号C_iを出力する（ここに、 $i = 2, 3, 4, \dots, n$ である）。ここで、画素データ $A_{x-1} \sim A_{x-n}$ （ここに、 $x = 1, 2, \dots, n$ ）がすべて0であるときに、その画素が透明であるとしているが、論理演算部30-xに入力する画素データの論理を任意に反転させることにより、透明な状態の画素データ $A_{x-1} \sim A_{x-n}$ の値を全て0でなく変更してもよい。

また、画素不透明信号C₁~C_nは、それぞ

れ、表示制御部40-1~40-nに入力される。表示制御部40-x（ $x = 1, 2, \dots, n$ ）は、第3図に示すように論理積演算部200-1~200-nと論理和演算部201とから構成される。ここで、論理積演算部200-iには、画素不透明信号C_iと優先順位信号D_{x-1}が供給され、その論理積の出力は論理和演算部201に供給され（ここに、 $i = 1, 2, \dots, n$ ）、論理和演算部201は、論理積演算部200-1~200-nの各論理積の出力の論理和をデータマスク信号E_xとして出力する（ここに、 $x = 1, 2, 3, \dots, n$ である）。

また、優先順位信号D₁₋₁~D_{1-n}に出力する値は、設定値保持部50-1によって保持を行ない出力する。この保持する値は任意に書換えることができる。同様に、優先順位信号D_{i-1}~D_{i-n}に出力する値は設定値保持部50-iによって保持を行ない出力する（ここに、 $i = 2, 3, \dots, n$ である）。

更に、各画素データ $B_{1-1} \sim B_{1-n}$ は論理和演算部60-1に入力され、論理和演算部60-1は、重ね合わせデータF-1を出力する。同様に、各画素データ

$B_{1-1} \sim B_{m-1}$ は論理和演算部60-iに入力され、論理和演算部60-iは重ね合わせデータF-iを出力する(ここに、 $i = 1, 2, 3, \dots, m$ である)。

次に画像表示用記憶装置10-1~10-nに予め画像データを入力しておき、これらを重ね合わせて出力する場合を考える。ここで、画像を重ね合わせとは、ある画素について不透明画素の画像が1つだけのときは、その不透明画素の画像を出力し、ある画素について不透明画素の画像が複数ある場合、不透明画素を持つ画像のうち、一番重ね合わせの優先順位の高い画像を出力することである。

いま、 $n = 2$ として、画像表示用記憶装置10-2の画像の上に画像表示用記憶装置10-1の画像を重ね合わせる場合、つまり画像表示用記憶装置10-1の方が優先順位が高い場合を考える。ここでは、説明の便宜上、 $n = 2$ としたが、 n は1以上の任意の整数で構わない。

まず、優先順位信号 D_{x-y} を、自分 x に対して相手 y の優先順位が高い($x < y$)場合、若しくは自分 x と相手 y の優先順位が等しい($x = y$)場

合に“0”、自分 x に対して相手 y の優先順位が低い($x > y$)場合に“1”になるように、設定値保持部50-xを設定する。但し、 x 及び y は1から n までの値である。ここでは、 $n = 2$ の場合を考えるので、優先順位信号 D_{1-1} 、 D_{1-2} 、 D_{2-2} が0で、優先順位信号 D_{2-1} が1になるように設定値保持部50-1、50-2を予め設定する。

ある画素について画像表示用記憶装置10-1及び10-2が不透明である場合、論理和演算部30-1及び30-2により画素不透明信号C1及びC2が1になる。しかし、表示制御部40-1及び40-2により、データマスク信号 E_1 は0、データマスク信号 E_2 は1が出力される。そして、画像表示用記憶装置10-1の画素データ $A_{1-1} \sim A_{1-n}$ は、データマスク信号 E_1 が0であるからデータマスク部20-1を通り抜けてそのまま画素データ $B_{1-1} \sim B_{1-n}$ として出力される。画像表示用記憶装置10-2の画素データ $A_{2-1} \sim A_{2-n}$ は、データマスク信号 E_2 が1であるからデータマスク部20-2によりマスクされ、画素データ $B_{2-1} \sim B_{2-n}$ は全て0となる。画素データ

B_{1-1} と画素データ B_{2-1} は、論理和演算部60-1で論理和をとるが、画素データ B_{2-1} は0であるので、画素データ B_{1-1} がそのまま重ね合わせデータF-1として出力される。画素データ B_{1-1} と画素データ B_{2-1} についても同様で、画素データ B_{1-1} が重ね合わせデータF-1として出力される(ここに、 $i = 2, 3, \dots, m$ である)。従って、画像表示用記憶装置10-1の方の画像が出力されることになる。

以上の説明から判かるように、画像表示装置において、複数の画像を重ね合わせて表示している時に、表示中の任意の画像の重ね合わせの順番を変更する場合に、従来、汎用記憶装置上にある複数の画像データをプログラムによって重ね合わせてから表示用画像記憶装置に転送し表示する場合や、予め表示の重ね合わせの順番が決まっている複数の表示用記憶装置に画像を転送して表示する場合に比べて、回路的に高速に行なうことができる。そのため、セル式アニメーションのように何重にも画像を重ね合わせ、頻繁に画像を取替えな

がら撮影するような場合に撮影時間の短縮ができる。また、ワークステーション等で多く利用されているマルチウインドウにおいても重ね合わせ制御に適用可能である。

本発明は本実施例に限定されることなく、本発明の要旨を逸脱しない範囲で種々の応用及び変形が考えられる。

(発明の効果)

上述したように本発明による画像重ね合わせ装置を用いれば、画像表示装置において、複数の画像を重ね合わせて表示する場合に、複数の画像表示用記憶装置を用いて、更に表示するときの重ね合わせの順番を任意に、しかも高速に変更することができ、このため、セル式アニメーションのように何重にも画像を重ね合わせ、頻繁に画像を取替えながら撮影するような場合に撮影時間の短縮ができる。また、本発明は、ワークステーション等で多く利用されているマルチウインドウにおいても重ね合わせ制御に適用可能である。

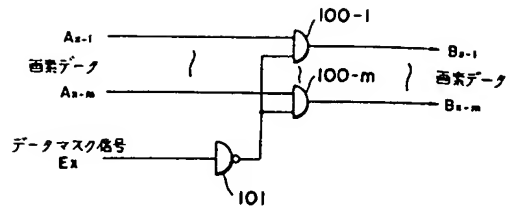
4. 図面の簡単な説明

第1図は本発明による画像重ね合わせ装置の一実施例を示すブロック図、第2図は第1図のデータマスク部の一具体例を示す回路図、第3図は第1図の表示制御部の一具体例を示す回路図である。

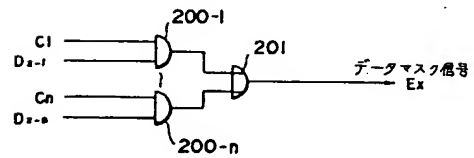
- 10-1~10-n... 画像表示用記憶装置、
- 20-1~20-n... データマスク部、
- 30-1~30-n... 論理和演算部、
- 40-1~40-n... 表示制御部、
- 50-1~50-n... 設定値保持部、
- 60-1~60-m... 論理和演算部。

特許出願人 沖電気工業株式会社

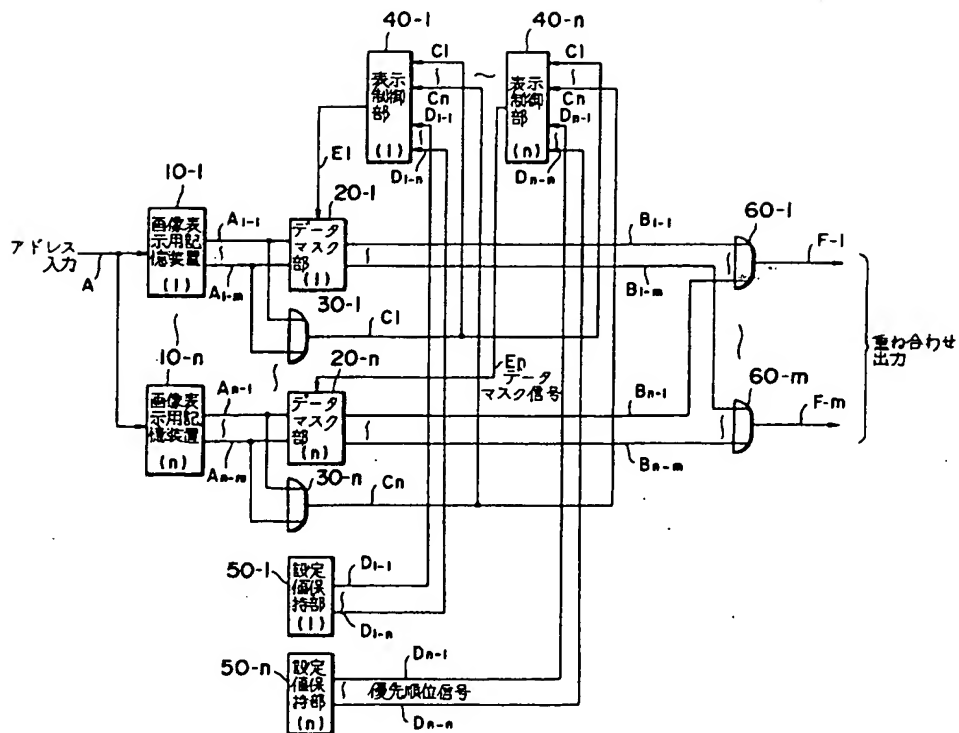
代理人 鈴木 敏 明



データマスク部 20-X の一具体例
第 2 図



表示制御部 40-X の一具体例
第 3 図



本発明の画像重ね合わせ装置の一実施例を示すブロック図

第 1 図